

PAT-NO: JP362047132A
DOCUMENT-IDENTIFIER: JP 62047132 A
TITLE: PARALLEL FLAT PLATE TYPE DRY ETCHING DEVICE
PUBN-DATE: February 28, 1987

INVENTOR-INFORMATION:

NAME
KIMURA, KIMIYOSHI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP60187612

APPL-DATE: August 27, 1985

INT-CL (IPC): H01L021/302

ABSTRACT:

PURPOSE: To uniformly etch the entire surface of a wafer by differentiating a distance between electrodes at the center and the periphery of a sample to be etched.

CONSTITUTION: The lower surface of an electrode 4 opposed to an electrode 3 for placing a sample 5 is stepwisely formed from the center toward the peripheral edge, and a distance $l_{1<SB>2</SB>}$ between electrodes at the center of the sample 5 and a distance $l_{1<SB>1</SB>}$ between the electrodes at the periphery are $l_{1<SB>1</SB>>1;<SB>2</SB>}$. Thus, an electric field between the electrodes becomes small toward the periphery, the sample is substantially uniformly treated at etching ending time to be effective in microminiaturization. The electrode structure may be formed in a cup- shape in addition to the stepwise shape.

COPYRIGHT: (C) 1987, JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭62-47132

⑫ Int.Cl.
H 01 L 21/302

識別記号
C-8223-5F

⑬ 公開 昭和62年(1987)2月28日

審査請求 未請求 発明の数 1 (全3頁)

⑤ 発明の名称 平行平板型ドライエッティング装置

⑥ 特願 昭60-187612

⑦ 出願 昭60(1985)8月27日

⑧ 発明者 木村 公美 東京都港区芝5丁目33番1号 日本電気株式会社内

⑨ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑩ 代理人 弁理士 菅野 中

明細書

1. 発明の名称

平行平板型ドライエッティング装置

2. 特許請求の範囲

(1) 平行な2枚の電極の一方に被エッティング試料を設置し、両電極間に電界を形成して被エッティング試料をエッティング処理する平行平板型ドライエッティング装置において、被エッティング試料の中心部と周辺部とにに対する前記両電極間距離を異ならせたことを特徴とする平行平板型ドライエッティング装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は半導体装置、特に微細加工精度を要求されるLSI,VLSIのドライエッティング用の平行平板型ドライエッティング装置に関する。

[従来の技術]

近年、ガスプラズマを用いたエッティング技術は、各種半導体素子、特にLSIの微細加工技術として広く用いられている。LSIが高機能高密度化にな

るに従いエッティングパターはサブミクロン領域に入り、その加工形状はますます厳しくなっている。ドライエッティング技術はこの様な微細加工になくてはならない技術として一般的になってきた。ドライエッティングモードとしてはプラズマエッティング、スペッタエッティング、イオンビームエッティング等があげられ、エッティング方向性として等方性、異方性があり、特に微細加工については異方性エッティングが主流となってきた。異方性エッティングは通常スペッタエッティング、イオンビームエッティング法が用いられるが、ここでは平行平板形のスペッタエッティングの加工形状、特にエッティングにより加工されたパターの断面形状について説明する。

平行平板型ドライエッティング装置の概要図を第2図に示す。図において、3,4はエッティング反応槽1内に設置された電極、2は高周波電源、5は被エッティング試料である。

従来、エッティングの異方性はガスの種類、ガス圧力、ガス流速に依存するほかに、特に平行平板

型装置においては高周波電力、周波数、電極材料、電極間隔など多くのパラメータに依存することが知られている。更に被エッティング試料の平板基板に於ては、基板の周囲と中心ではエッティング速度が異なり一般的には周囲が早くエッティングされる。同一半導体基板上のパターニングを均一にエッティングすることが重要であるLSIについて、半導体基板の周囲と中心でエッティング終了時点が異なることは、デバイスの信頼性からみても好ましくない。エッティングの反応機構は物理反応と化学反応の複合反応として考えられる。被エッティング表面への反応性イオン衝撃は物理反応としてとらえられ、電極間のバイアス及び電界分布が大きなパラメーターとなる。

〔発明が解決しようとする問題点〕

従来は第3図に示されるごとく、被エッティング試料5に対し上部の対向電極4は試料表面に対し平行になっている。前述の如く試料の周囲と中心部とのエッティング終了時が種々の要因により異なり、中心部のエッティング終了が周囲に比べ遅くな

(3)

以下、本発明の一実施例を図により説明する。

第1図において、本実施例は被エッティング試料5を載置する電極3と対向する電極4の下面を中心部から周縁部に向けて階段状に形成し、被エッティング試料5の中心部に対する電極間距離 ℓ_2 と周辺部に対する電極間距離 ℓ_1 とを異ならせ($\ell_1 > \ell_2$)。被エッティング試料5の中心部に対し、周囲に向って電極3、4間の電界分布が小さくなるようにしたものである。

本発明によれば、被エッティング試料の中心部に対し、周囲にむかって電極間の電界分布が小さくなる様な電極構造となっているため、被エッティング試料の中心部と周囲では電界分布が異なり、中心部と周囲のエッティング終了時はほぼ同一時に均等にエッティングされ、試料内のエッティングバラツキは少く、微細加工に対して有効なエッティング形状が期待できる。本実施例は階段状の電極構造をとっているが、おわん型又は直線、曲線形状にすることも可能である。

〔発明の効果〕

(5)

ることがわかっている。従来の平行平板型ドライエッティング装置は、被エッティング試料表面の中心部分と周囲部分ではエッティング終止時が異なり、周囲部分が早くエッティングされてしまう等の不具合が多く、信頼性的にも大きな問題となっていた。これは被エッティング試料表面に対向する電極が被エッティング試料表面に対し平行な電極を用いていたことも大きな要因となっている。

本発明は被エッティング試料表面を均一にエッティングする平行平板ドライエッティング装置を提供するものである。

〔問題点を解決するための手段〕

本発明は平行な2枚の電極の一方に被エッティング試料を載置し、両電極間に電界を形成して被エッティング試料をエッティング処理する平行平板型ドライエッティング装置において、被エッティング試料の中心部と周辺部に対する前記両電極間距離を異なさせたことを特徴とする平行平板型ドライエッティング装置である。

〔実施例〕

(4)

以上説明したように本発明は平行平板型エッティング装置において、被エッティング試料表面に対向する電極間距離を中心部から周囲へむかって異なさせて電界分布を変えることにより、被エッティング試料の中心部から周囲迄均一なエッティングを行うことができる効果がある。

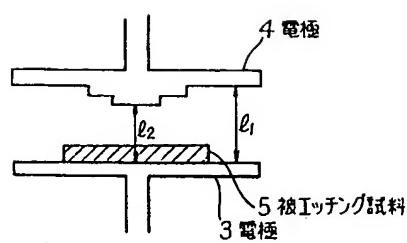
4. 図面の簡単な説明

第1図は本発明の一実施例を示す断面図、第2図は従来の平行平板型エッティング装置の断面図、第3図は従来の電極を示す断面図である。

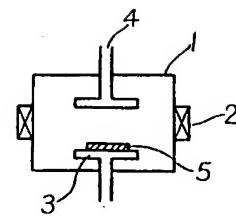
1…エッティング反応槽、2…高周波電源、3、4…電極、5…被エッティング試料

特許出願人 日本電気株式会社
代理人 弁理士 菅野 中

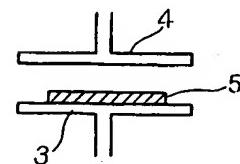
(6)



第1図



第2図



第3図